

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

FILED

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出願年月日
Date of Application:

1999年 8月31日

願番号
Application Number:

平成11年特許願第245183号

願人
Applicant(s):

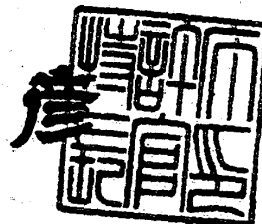
株式会社環境電磁技術研究所
岩崎通信機株式会社

COPY OF
JP PRIORITY
DOCUMENT FILED
IN PARENT
09/604,896.

2000年 2月18日

特許庁長官
Commissioner,
Patent Office

近藤隆彦



提出日 平成11年 8月31日
頁: 1/ 2

整理番号=P 1 1 0 0 3 2

【書類名】 特許願

【整理番号】 P110032

【提出日】 平成11年 8月31日

【あて先】 特許庁長官殿

【国際特許分類】 H03B 29/00

【発明者】

【住所又は居所】 仙台市青葉区南吉成 6 丁目 6 番地の 3 株式会社環境電
磁技術研究所内

【フリガナ】 ヤマネ コウジ

【氏名】 山根 孝二

【発明者】

【住所又は居所】 仙台市青葉区南吉成 6 丁目 6 番地の 3 株式会社環境電
磁技術研究所内

【フリガナ】 シバガ タカシ

【氏名】 篠塚 隆

【発明者】

【住所又は居所】 東京都杉並区久我山 1 丁目 7 番 1 1 号 岩崎通信機株式
会社内

【フリガナ】 セトギチ カル

【氏名】 瀬戸川 芳

【特許出願人】

【識別番号】 596183206

【氏名又は名称】 株式会社環境電磁技術研究所

【特許出願人】

【識別番号】 000000181

【氏名又は名称】 岩崎通信機株式会社

【代理人】

【識別番号】 100069257

【弁理士】

整理番号-P110032

提出日 平成11年 8月31日
頁: 2/ 2

【氏名又は名称】 大塚 学

【手数料の表示】

【予納台帳番号】 006404

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9713217

【ブルーフの要否】 要

整理番号 P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日
頁: 1 / 14

【書類名】 明細書

【発明の名称】 擬似雑音発生装置

【特許請求の範囲】

【請求項 1】 指定振幅確率分布を指定レベルで二つに分割して、分割された振幅確率分布にそれぞれ対応する乱数信号を生成する任意分布乱数生成部と、

前記指定レベルでの指定パルス幅分布、指定パルス間隔分布に従う乱数信号を生成する任意分布乱数生成部と、

前記分割された振幅確率分布に対応する乱数信号を前記指定レベルでの指定パルス幅分布、前記指定パルス間隔分布に従う信号で選択する制御部と、

前記選択された信号をアナログ値に変換する D/A コンバータとを備え、前記指定振幅確率分布と前記指定レベルでの前記指定パルス幅分布、前記指定パルス間隔分布に従う擬似雑音を生成するように構成された擬似雑音発生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電磁妨害波に対する電子機器の耐妨害性 (immunity) を評価するための擬似雑音等の発生に用いられる擬似雑音発生装置に関するものである。

【0002】

【従来技術】

多くのノイズが加算された場合や、熱雑音、都市雑音の場合などでは、ノイズの振幅はガウス分布となる。この分布特性に擬似せしめるためにノイズ・ダイオードを利用しホワイト・ガウス・ノイズを発生させる雑音発生器がある。

また、狭帯域デジタル通信では通信システムのビット誤り率 (BER: Bit Error Rate) と電磁妨害波の信号確率分布 (APD: Amplitude Probability Distribution) との間に相関関係があり、電磁妨害波の APD から通信システムの BER を推定することができるという報告もあり、そこでは任意分布乱数発生器を用いて、指定された APD に従うノイズを発生させている。(信学論文誌 (A)

、vol. J 70-A, No. 11, pp1681-1690, Nov. 1987 参照)

【0003】

整理番号=P 1 1 0 0 3 2

提出日 平成11年 8月31日

頁: 2/ 14

【発明が解決しようとする課題】

ノイズの性質を表す際の重要な統計パラメータとして振幅確率分布 (APD)、交差率分布 (CRD: Crossing Rate Distribution)、パルス幅分布 (PDD: Pulse Duration Distribution)、パルス間隔分布 (PSD: Pulse Spacing Distribution) などがある。

以下これらについて図13を参照して説明する。

振幅確率分布 (APD) は電磁妨害波等の信号の瞬時値が予め設定されたしきい値以上になる時間率であり、測定時間 T_0 内にレベル E_k 以上の瞬時値をとる信号の時間総計がどれくらいあるかを表す。交差率分布 (CRD) は信号の瞬時値が特定のレベル E_k を正方向 (あるいは負方向) に交差する単位時間あたりの回数で定義される。

パルス幅分布 (PDD) は信号の瞬時値が所定の測定時間 T_0 内にしきい値 E_k を超えている時間 $W_{1-}(k)$ の確率分布で定義され、パルス間隔分布 (PSD) は、パルス幅とは逆に、信号の瞬時値が所定の測定時間 T_0 内にしきい値 E_k より低い値をとる時間 $Z_{1-}(k)$ の確率分布で定義される。すなわち、PDD、PSDは信号がしきい値に交差してから次に交差するまでの時間幅の確率分布である。

また、確率密度関数 (PDF: Probability Density Function) は、測定時間 T_0 中におけるレベル E_k の分布を表す。

ホワイト・ガウス・ノイズを発生させる擬似雑音発生器はノイズの分散と平均を指定することができるが、ノイズの分布はホワイト・ガウス・ノイズに限定されておりAPDを指定することができない。

任意分布乱数発生器を用いたものはノイズのAPDを指定し、任意のAPDを持つノイズを発生することができるが、時間相関のない独立事象を対象としている。しかし、電子レンジや一般の電子機器からのノイズは、電源電圧の周期や動作クロックの周期に依存した非独立事象であり、任意分布乱数発生器を使用した擬似雑音発生器からのノイズのCRD、PDD、PSDなどが、時間相関のある非独立事象のノイズのCRD、PDD、PSDとは異なっている。

整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日
頁: 3 / 14

本発明の目的は、ノイズの振幅確率分布を指定することができ、同時に指定振幅レベル k でのパルス幅分布とパルス間隔分布を指定することができる擬似雑音発生装置を提供することである。

【0005】

【課題を解決するための手段】

この課題を解決するため、本発明による擬似雑音発生装置は、指定振幅確率分布を指定レベルで二つに分割して、分割された振幅確率分布にそれぞれ対応する乱数信号を生成する任意分布乱数生成部と、

前記指定レベルでの指定パルス幅分布、指定パルス間隔分布に従う乱数信号を生成する任意分布乱数生成部と、

前記分割された振幅確率分布に対応する乱数信号を前記指定レベルでの指定パルス幅分布、前記指定パルス間隔分布に従う信号で選択する制御部と、

前記選択された信号をアナログ値に変換するD/Aコンバータとを備え、前記指定振幅確率分布と前記指定レベルでの前記指定パルス幅分布、前記指定パルス間隔分布に従う擬似雑音を生成するように構成されている。

【0006】

【発明の実施の形態】

図1は指定APD、指定PDD、指定PSDに従う本発明による擬似雑音発生装置の原理を説明するためのブロック図である。本装置は図1に示すように任意分布乱数生成方法を用いた四つの任意分布乱数発生部APD₁、APD₂、PDD₀、PSD₀と一つのセレクト部SLとから構成されている。

ここではPDD、PSDの設定は同レベル、一箇所とする。これを k とし、 k 以上の値を示す乱数符号を生成する任意分布乱数発生器APD₁、 k 以下の値を示す乱数符号を生成する任意分布乱数発生器APD₂を用意し、これらを指定されたPDD、PSDを満足するように切り替えて、指定されたAPD、PDD、PSDに従う乱数符号を生成する。すなわち、擬似雑音の生成は、次のように行われる。

① 任意分布乱数発生器PDD₀によりパルス継続時間分布 $pdd(i_1)$ に従う N ビットの2進符号 i_1 を生成し、パルス継続時間 T_{i1} を決定する。時間 T

整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日

頁: 4 / 14

i_1 の間、任意分布乱数発生器APD₁により $apd_1(x_1)$ に従うMビットの2進符号 x_1 を生成し、擬似雑音 x として出力する。

② パルス継続時間 T_{i_1} の終了後、任意分布乱数発生器PSD₀によりパルス間隔分布 $psd(i_2)$ に従うNビットの2進符号 i_2 を生成し、パルス継続時間 T_{i_2} を決定する。時間 T_{i_2} の間、任意分布乱数発生器APD₂により $apd_2(x_2)$ に従うMビットの2進符号 x_2 を生成し、擬似雑音 x として出力する。

③ ①、②を交互に繰り返す。

以上の操作により、指定APDに従い、同時に指定PDD、指定PSDをも満足するMビットの2進符号列 x を生成し、D/A変換し、擬似雑音として出力する。

【0007】

以上のように、本発明による擬似雑音発生装置では、指定振幅確率分布 $apd(x)$ に従う信号 x を生成する任意分布乱数発生器の代わりに、 $apd_1(x_1)$ に従う信号 x_1 と $apd_2(x_2)$ に従う x_2 を排他的に生成する任意分布乱数発生器100を用いる。振幅確率分布 $apd_1(x_1)$ と $apd_2(x_2)$ は指定振幅確率分布 $apd(x)$ から計算される。

また、信号 x_1 を生成するか、信号 x_2 を生成するかを選択するためのメモリ選択信号 s を出力する制御部を有する。

さらに、制御部がメモリ選択信号 s を切り替える際に必要となる $pdd(i_1)$ に従う i_1 または $psd(i_2)$ に従う信号 i_2 を排他的に生成する任意乱数発生器200を有する。 $pdd(i_1)$ 、 $psd(i_2)$ の指定は同レベル、箇所とする。これを k とする。

また、任意分布乱数発生器100により生成された信号 x (x_1 または x_2) をアナログ値に変換し出力するためのD/Aコンバータを有する。このD/Aコンバータでアナログ信号に変換された信号は、ケーブルを使用して通信システムに直接入力する。または、アップコンバータなどで信号の周波数帯域を移動させ、アンテナから放射させることができる。

【0008】

このような本発明による擬似雑音発生装置では、任意乱数発生器200により

整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日

頁: 5 / 14

$pdd(i_1)$ に従う信号 i_1 を生成し、 i_1 に対応する時間 T_{i_1} の間は任意乱数発生器 100 により $apd_1(x_1)$ に従う信号 x_1 を生成し続ける。その後、任意乱数発生器 200 により $psd(i_2)$ に従う信号 i_2 を生成し、 i_2 に対応する時間 T_{i_2} の間は任意乱数発生器 100 により $apd_2(x_2)$ に従う信号 x_2 を生成し続ける。この $apd_1(x_1)$ と $apd_2(x_2)$ の切り替え、及び $pdd(i_1)$ と $psd(i_2)$ の切り替えはセクタ SL からの信号 s により行う。

$apd_1(x_1)$ に従う信号 x_1 は振幅レベルが k 以上であり、 $apd_2(x_2)$ に従う信号 x_2 は振幅レベルが k 以下であるので、このように動作させれば、振幅レベル k での PDD、PSD の指定は $pdd(T_{i_1})$ 、 $psd(T_{i_2})$ に従うことになる。

また、 $apd_1(x_1)$ と $apd_2(x_2)$ は $apd(x)$ から計算されており、振幅レベル k での $apd(k)$ と $pdd(i_1)$ と $psd(i_2)$ が式 (1) の関係を満足すれば、任意分布乱数発生器 100 により生成された信号 x (x_1 または x_2) は $apd(x)$ に従う。ここで M は任意分布乱数発生器 100 で生成される信号 x (x_1 または x_2) のビット数、 N は任意分布乱数発生器 200 で生成される信号 i (i_1 または i_2) のビット数である。

【0009】

【数1】

$$\sum_{i_2=0}^{2^N-1} psd(i_2) T_{i_2} = \frac{1-apd(k)}{apd(k)} - \sum_{i_1=0}^{2^N-1} psd(i_1) T_{i_1} \quad (1)$$

【0010】

本発明においては、パルス幅分布 PDD とパルス間隔分布 PSD の指定は、分布幅を持つ分布の指定に限定されるものではなく、式 (1) の条件を満足すれば、特定の値を分布の特殊例として指定する場合を包含する。

【0011】

【実施例】

図 2 に擬似雑音発生装置の実施例を示す。この実施例では 8 ビットの信号を生

整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日

頁: 6 / 14

成する任意分布乱数発生器を用いた。本装置は図2に示すように任意分布乱数発生部1、任意分布乱数発生器部2、制御部3、D/Aコンバータ4から構成される。

【0012】

図3に任意分布乱数発生部1の内部構成を示す。任意分布乱数発生部1は8ビットの信号 x ($x = x_1$ 又は x_2) を生成するために、8個のビット生成部1-1~1-8と8個のラッチ回路1-11~1-18を備えている。任意分布乱数発生器1は各ビット生成部1-1~1-8とラッチ回路1-11~1-18を交互に縦続に接続し、各ビット生成部を各クロックパルスの立ち上がりで同時に動作させている。

【0013】

図4は各ビット生成部1-1~1-8の構成を示す。各ビット生成部1-1~1-8は一様乱数発生部11、メモリ12と比較部13から構成されている。メモリ12内には信号 x ($x = x_1$ 又は x_2) の各ビット (a, b, \dots, h) を決定するためのデータ y が次のように計算され格納されている。

$apd_1(x_1)$ は $apd(x)$ に従う信号 x ($=x_1$) のうち $k \leq x$ である x_1 を生成する部分に相当し、式(2)で表される。

【0014】

【数2】

$$apd_1(x_1) = \begin{cases} 1 & (0 \leq x_1 < k) \\ -\frac{apd(x_1)}{apd(k)} & (k \leq x_1 \leq 2^8 - 1) \end{cases} \quad (2)$$

【0015】

$apd_2(x_2)$ は $apd(x)$ に従う信号 x ($=x_2$) のうち $k > x$ である x_2 を生成する部分に相当し、式(3)で表される。

整理番号=P 1 1 0 0 3 2

提出日 平成 11 年 8 月 31 日
頁: 7/ 14

【数 3】

$$\text{apd}_2(x_2) = \begin{cases} \frac{\text{apd}(x_2) - \text{apd}(k)}{\text{apd}(0) - \text{apd}(k)} & (0 \leq x_2 < k) \\ 0 & (k \leq x_2 \leq 2^m - 1) \end{cases} \quad (3)$$

【0 0 1 6】

式 (2), (3) により計算された $\text{apd}_1(x_1)$, $\text{apd}_2(x_2)$ は、式 (4), (5) により条件付確率 $pc_1(j, r)$, $pc_2(j, r)$ に変換され、図 5 のように各ビット生成部内のメモリに各ビットを決定するためのデータ y として格納される。但し、 $j = 1, 2, \dots, 8$, $r = 0, 1, \dots, 2^{j-1} - 1$ である。

【0 0 1 7】

【数 4】

$$pc_1(j, r) = \frac{\text{apd}_1((2r+1) \cdot 2^{m-j}) - \text{apd}_1((2r+2) \cdot 2^{m-j})}{\text{apd}_1((2r) \cdot 2^{m-j}) - \text{apd}_1((2r+2) \cdot 2^{m-j})} \quad (4)$$

$$pc_2(j, r) = \frac{\text{apd}_2((2r+1) \cdot 2^{m-j}) - \text{apd}_2((2r+2) \cdot 2^{m-j})}{\text{apd}_2((2r) \cdot 2^{m-j}) - \text{apd}_2((2r+2) \cdot 2^{m-j})} \quad (5)$$

【0 0 1 8】

次に図 6 及び図 4 を用いて任意分布乱数発生器 1 の動作を解説する。

任意分布乱数発生器 1 内の第 2 ビット生成部 1-2 には直前の clock 1 の各パルスの立ち上がりで第 1 ビット生成部 1-1 からラッチ 1 1 を介してその出力 A (s_1, a_1) というビットデータが送られる。この s_1 はメモリ選択信号 s であり、 a_1 は第 1 ビット生成部 1-1 で生成された任意分布乱数 x の第 1 ビット a である。

同時に clock 1 の各パルスの立ち上がりで、図 4 に示す如き構成を有する第 2 ビット生成部 1-2 内の一様乱数生成部 1 1 は一様乱数 z を生成する。そして (s_1, a_1) をアドレスとしてメモリ 1 2 から第 2 ビット生成部 1-2 で使用する

整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日
頁 8 / 14

るデータ y を取り出し、 y と z を比較部 1 2 で比較する。このときの比較器 1 2 の出力は、 $y < z$ ならば任意分布乱数 x の第 2 ビット b_1 は 1 であり、 $y \geq z$ ならば第 7 ビット b_1 は 0 である。

【0019】

第 2 ビット生成部 1-2 は次の clock 1 のパルスの立ち上がりで (s_1, a_1, b_1) というビットデータを図示しない第 3 ビット生成部に送り、新たに第 1 ビット生成部 1-1 から (s_2, a_2) というビットデータを送られ、このビットデータから第 2 ビット生成部 1-2 で次のクロックの第 2 ビット b_2 を生成する。

各ビット生成部も同様に前段のビット生成部から送られたビットデータから当該ビットを生成し、前段のビット生成部から送られたビットデータと当該ビット生成部で生成されたビットを併せて、次段のビット生成部に送る。

【0020】

ただし、第 1 ビット生成部 1-1 は初段であるので前段のビット生成部から送られたビットデータではなく、図 6 のように制御部 3 からのメモリ選択信号 s のみが入力される。第 8 ビット生成部 1-8 は最終段であるので、次段にメモリ選択信号 s を送る必要がなく図 6 のようにメモリ選択信号 s を取り除いた信号 x ($x = a, b, \dots, h$) を D/A コンバータ 4 に送る。

【0021】

以上の動作により任意分布乱数発生部 1 は制御部 3 からのメモリ選択信号 s が "1" のとき clock 1 のパルスに同期して $apd_1(x_1)$ に従う信号 x_1 を生成し、制御部 3 からのメモリ選択信号 s が "0" のとき clock 1 のパルスに同期して $apd_2(x_2)$ に従う信号 x_2 を生成する。

【0022】

図 7 は任意分布乱数発生部 2 の構成と動作を表している。任意分布乱数発生器 2 は $apd_1(x_1)$ に従う信号 x_1 の生成時間 T_{11} と $apd_2(x_2)$ に従う信号 x_2 の生成時間 T_{12} を決定する信号 i_1, i_2 を交互に生成する。

任意分布乱数発生部 2 も任意分布乱数発生器 1 と同様に動作する。但し、clock 1 の代わりに clock 2 を使用する。また、各ビット生成部 2-1 ~ 2-8 内の

整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日
頁: 9 / 14

メモリ 1 2 には $apd_1(x_1)$, $apd_2(x_2)$ 用データではなく、 $pdd(i_1)$, $psd(i_2)$ に従う信号を発生させるためのデータが格納されている。パルス幅 T_{i1} の分布を個数 $n(T_{i1})$ で表したものから、任意分布乱数生成部 2 で使用するデータ $pdd(i_1)$ を式 (6) により計算する。

【0 0 2 3】

【数 5】

$$pdd(i_1) = \frac{n(T_{i1})}{\sum n(T_{i1})} \quad (6)$$

【0 0 2 4】

$psd(i_2)$ も $pdd(i_1)$ と同様に設定する。パルス間隔 T_{i2} の分布を個数 $m(T_{i2})$ で表したものから、任意分布乱数生成部 2 で使用するデータ $psd(i_2)$ を式 (7) により計算する。

【0 0 2 5】

【数 6】

$$psd(i_2) = \frac{m(T_{i2})}{\sum m(T_{i2})} \quad (7)$$

【0 0 2 6】

この $pdd(i_1)$, $psd(i_2)$ を式 (8), 式 (9) により試行確率 $pc_1(j, r)$, $pc_2(j, r)$ に変換し任意分布乱数生成部 2 のメモリ 1 2 に格納する。ここで、式 (6), 式 (7) における i_1 および i_2 は式 (8) では括弧内のように j と r で表されている。但し、ビット信号 $j = 1, 2, \dots, 8$, $r = 0, 1, \dots, 2^{j-1} - 1$ である。ここで、 r は $(j - 1)$ 回目までの試行結果により決定される値である。各ビット生成部 2 - 1 ~ 2 - 8 のメモリ 1 2 へのデータ配置は任意分布乱数生成部 1 と同様に図 5 に示す通りである。

【0 0 2 7】

整理番号 = P 1 1 0 0 3 2

提出日 平成 11 年 8 月 31 日

頁: 10 / 14

【数 7】

$$pc_1(j, r) = \frac{pdd((2r+1) \cdot 2^{8-j}) - pdd((2r+2) \cdot 2^{8-j})}{pdd(2r \cdot 2^{8-j}) - pdd((2r+2) \cdot 2^{8-j})} \quad (8)$$

$$pc_2(j, k) = \frac{psd((2r+1) \cdot 2^{8-j}) - psd((2r+2) \cdot 2^{8-j})}{psd(2r \cdot 2^{8-j}) - psd((2r+2) \cdot 2^{8-j})} \quad (9)$$

【0 0 2 8】

次に制御部 3 について述べる。制御部 3 の構成を図 8 に示す。制御部 3 は I-T 変換部 20、32 ビットのダウンカウンタ 21、メモリ選択信号生成部 22 と clock 2 生成部 23 が図 8 のように接続されたものである。I-T 変換部 20 はアドレス 8 ビット、データ 32 ビットのメモリであり、 i ($= i_1$ 又は i_2) をアドレスとして入力し、アドレスに格納されているデータ T_* ($* = i_1$ or i_2) を出力する。

【0 0 2 9】

制御部 3 は時間 T_{i1} の間はメモリ選択信号 s を “1”、時間 T_{i2} の間はメモリ選択信号 s を “0” とし、 $apd_1(x_1)$ に従う任意分布乱数の発生時間 T_{i1} と $apd_2(x_2)$ に従う任意分布乱数の発生時間 T_{i2} の制御を行う。制御部 3 は図 8 のタイミングチャートのように動作する。

いま、メモリ選択信号 s が “1” でダウンカウンタ 21 のカウンタ値 c を 1 ずつ減算していく。この間、任意分布乱数発生器 1 では $apd_1(x_1)$ が生成される。

カウンタ値 c が “0” になると、clock 1 のパルスの立ち下がり でメモリ選択信号 s を “0” に反転させ、任意分布乱数発生器 1 で $apd_2(x_2)$ に従う信号 x_2 を生成する準備を行う。

【0 0 3 0】

ダウンカウンタ 21 はカウンタ値 c が “0” になると clock 1 の次のパルスの立ち上がり で新たに T_{i2} をカウンタにセットする。

同時にカウンタ値が “0” になると clock 1 の次のパルスの立ち上がり で clo

提出日 平成11年 8月31日

頁: 11/ 14

整理番号=P110032

ck2のパルス p_2 を出力し、任意分布乱数発生器2を動作させ任意分布乱数発生器2で新たに i_1' を生成する。同時にI-T変換部20は i_1' を T_{11}' に変換する。

制御部3は $s = "1"$ の場合と同様にカウンタを減算していく。この間、任意分布乱数発生器1では $apd_1(x_1)$ に従う x_1 が生成される。ダウンカウンタ21のカウント値 c が $"0"$ になると s を $s = "1"$ に反転させ、 T_{11}' をカウンタにセットし最初の動作に戻る。

以上の動作により、制御部3のダウンカウンタ21には T_{11} と T_{12} が交互にセットされ、 T_{11} と T_{12} に対応して s が $"1"$ と $"0"$ と交互に反転し、 $apd_1(x_1)$ に従う信号 x_1 と $apd_2(x_2)$ に従う信号 x_2 の生成の制御を行う。

【0031】

以下に従来法と本発明装置を用いた計算機による擬似雑音発生シミュレーションを示す。シミュレーションでは電子レンジからの妨害波のAPD, PDD, PSDを測定し、設定値として用いた。このAPD, PDD, PSDは現実の妨害波から測定したものであるため、必然的に式(1)を満たしている。

図9(a)(b)(c)、図10が電子レンジ妨害波とAPDのみを指定した従来法による擬似雑音の結果である。図9(a)の実線が電子レンジからの妨害波のAPDを表し、従来法によるこのAPDを設定値として用いた。また、図9(b)の実線が電子レンジからの妨害波のCRD、図9(c)の実線が電子レンジからの妨害波のPDFを表している。図9(a)(b)(c)におけるそれぞれの記号が擬似雑音のAPD(○)、CRD(黒△)、PDF(×)を表している。図10は電子レンジ妨害波のPDD(実線)と擬似雑音のPDD(●)を表している。図9(a)(b)(c)、図10からも分かるように、電子レンジの妨害波と擬似雑音とがAPDとPDFでは一致しているが、CRD, PDDでは異なっている。

【0032】

一方、図11(a)(b)(c)、図12は電子レンジ妨害波とAPD, PDD, PSDを指定した本発明による擬似雑音の結果である。図11(a)の実線

整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日
頁: 12 / 14

が電子レンジからの妨害波のAPDを表し、このAPDを設定値として用いた。
また、図11(b)の実線が電子レンジからの妨害波のCRD、図11(c)の実線がPDFを表している。図11(a)(b)(c)において、それぞれの記号が擬似雑音のAPD(○)、CRD(△)、PDF(x)を表している。図12(a)では実線で電子レンジ妨害波のPDDを表し、図12(b)では、実線で電子レンジ妨害波のPSDを表している。また、図12(a)(b)において、このPDD、PSDを設定値として発生させた擬似雑音のPDDを○で表し、PSDをxで表している。図11、図12からも分かるように、電子レンジの妨害波と擬似雑音とがAPDとPDFに加えPDD、PSDも一致している。しかし、CRDはなお不一致である。

【0033】

【発明の効果】

以上の説明から明らかなように本発明によれば、比較的簡略化した構成と制御により、時間相関のある非独立事象の擬似雑音を $a p d(x)$ 、 $p d d(T_{11})$ 、 $p s d(T_{12})$ の指定により所望の特性を有するように生成することができる。従って、電子機器の耐妨害性の評価等において、実用的効果は極めて大である。

【図面の簡単な説明】

【図1】

本発明の原理を説明するためのブロック図である。

【図2】

擬似雑音発生装置の構成を示すブロック図である。

【図3】

任意分布乱数発生器1の構成例を示すブロック図である。

【図4】

任意分布乱数発生器1、2内の各ビット生成部の構成例を示すブロック図である。

【図5】

各ビット生成部に用いるメモリ内のデータの配置を示した図である。

整理番号=P 1 1 0 0 3 2

提出日 平成11年 8月31日
頁: 13/ 14

【図6】

任意分布乱数発生器1の構成例と動作例を説明するためのブロック図及びタイムチャートである。

【図7】

任意分布乱数発生器2の構成例と動作例を説明するためのブロック図及びタイムチャートである。

【図8】

制御部3の構成例と動作例を説明するためのブロック図及びタイムチャートである。

【図9】

電子レンジ妨害波と振幅確率分布を指定した場合の電子レンジ妨害波と擬似雑音とにおける振幅確率分布(a)、交差率分布(b)及び確率密度関数(c)の従来法による測定例を示す特性図である。

【図10】

電子レンジ妨害波と振幅確率分布を指定した場合の電子レンジ妨害波と擬似雑音とにおけるパルス幅分布の従来法による測定例を示す特性図である。

【図11】

電子レンジ妨害波と振幅確率分布を指定した場合の電子レンジ妨害波と擬似雑音とにおける振幅確率分布(a)、交差分布(b)、確率密度関数(c)の本発明による測定例を示す特性図である。

【図12】

電子レンジ妨害波と振幅確率分布を指定した場合の電子レンジ妨害波と擬似雑音とにおけるパルス幅分布(a)とパルス間隔分布(b)の本発明による測定例を示す特性図である。

【図13】

本願に用いられる技術用語を説明するためのタイムチャートである。

【符号の説明】

- 1, 2 任意分布乱数発生器
- 3 制御部

提出日 平成11年 8月31日
頁: 14/ 14

整理番号=P110032

4 D/Aコンバータ

1-1, 1-2, 1-3, ..., 1-8 ビット生成部

1-11, 1-12, ..., 1-18 ラッチ

2-1, 2-2, 2-3, ..., 2-8 ビット生成部

2-11, 2-12, ..., 2-18 ラッチ

11 一様乱数生成部

12 メモリ

13 比較部

20 I-T変換部

21 ダウンカウンタ

22 メモリ選択信号生成部

23 clock 2生成部

APD₁, APD₂, 100 任意分布乱数発生部

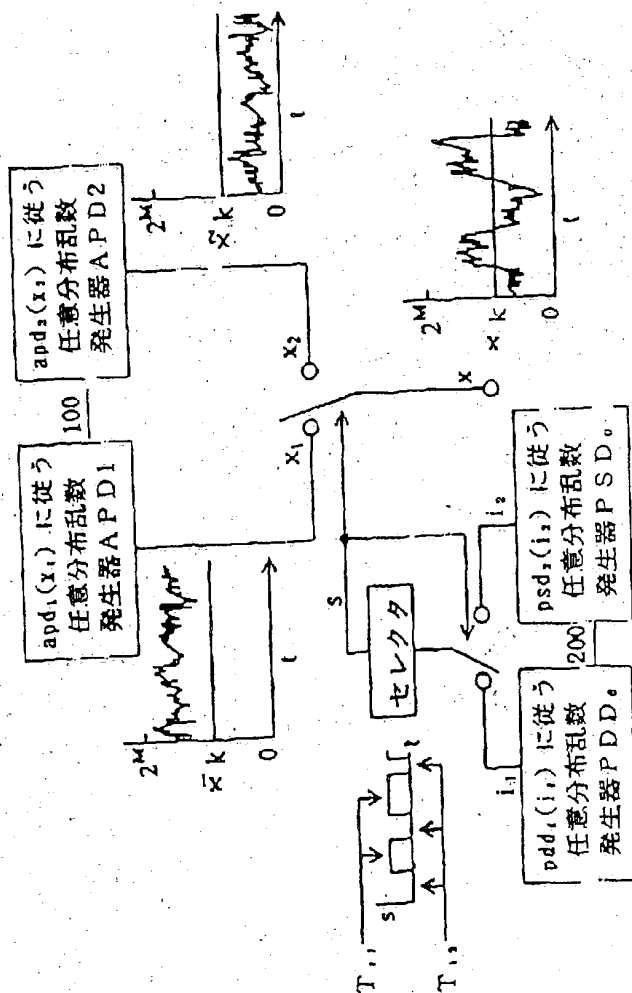
PDD₀, PSD₀, 200 任意分布乱数発生部

提出日 平成11年 8月31日
頁: 1/ 13

整理番号 = P 1 1 0 0 3 2

【書類名】 図面

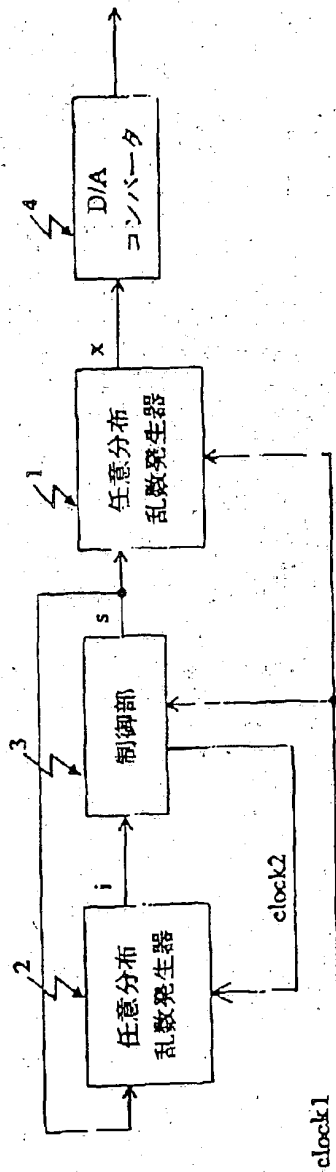
【図1】



整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日
頁: 2 / 13

【図 2】

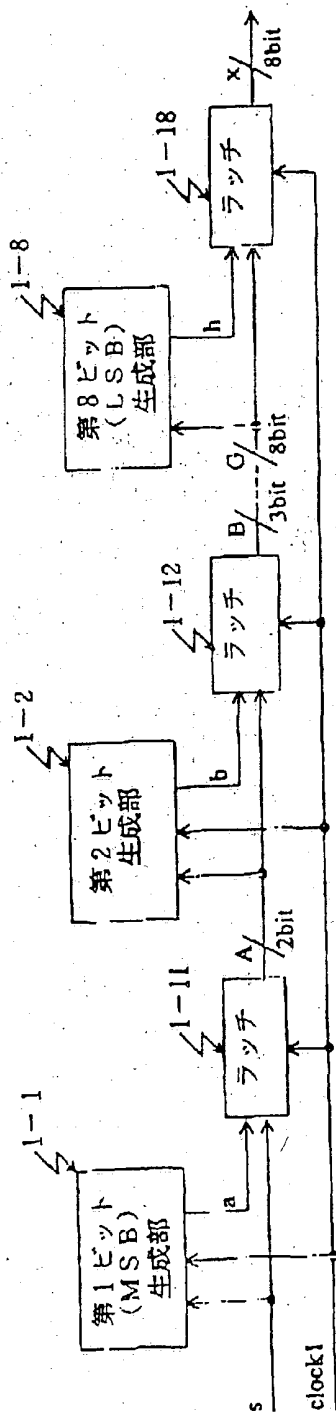


整理番号=P110032

提出日 平成11年 8月31日
頁: 3/ 13

【図3】

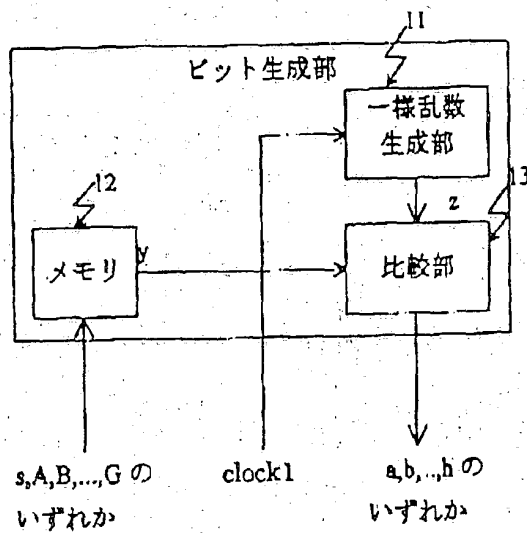
任意分布乱数発生器1



整理番号=P 1 1 0 0 3 2

提出日 平成 1 1 年 8 月 3 1 日
頁: 4 / 13

【図4】



整理番号 = P110032

提出日 平成11年 8月31日
頁: 5/ 13

【図5】

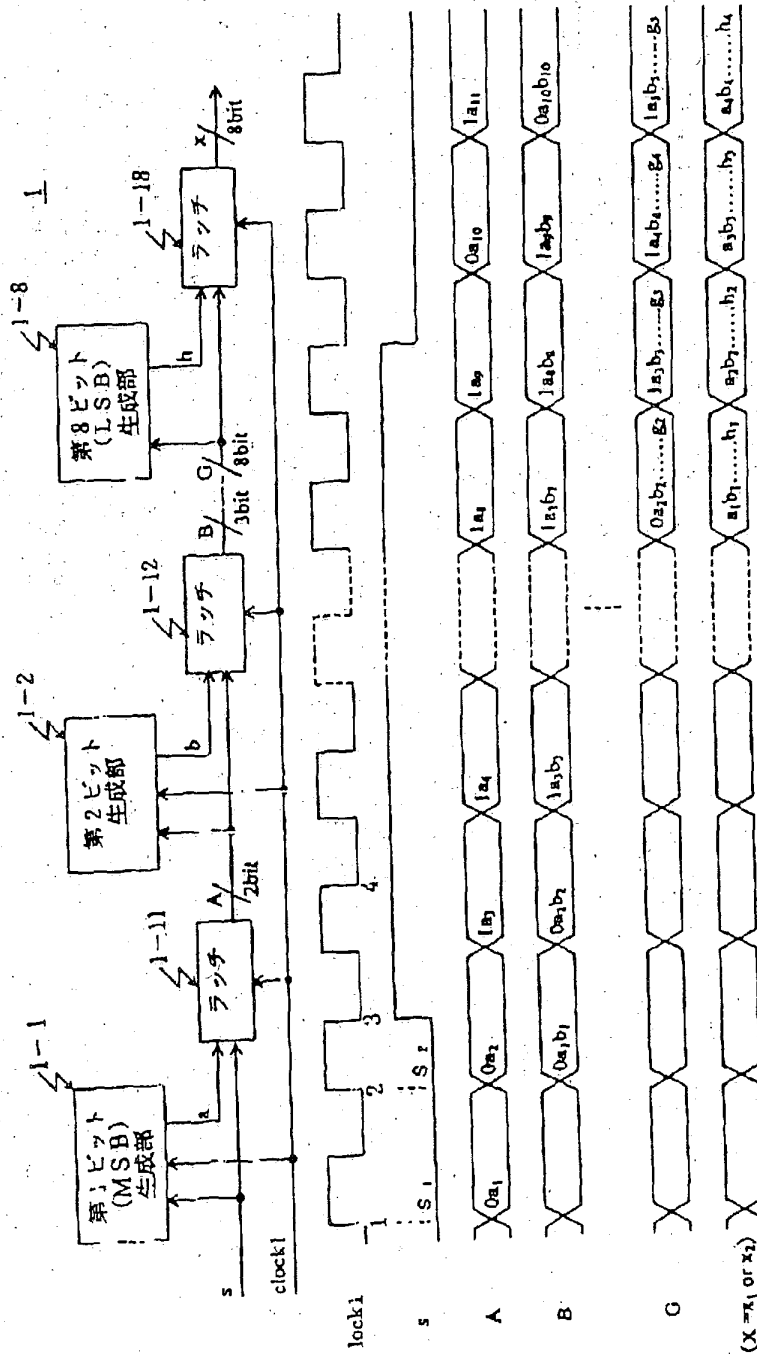
第1ビット生成部用メモリ		第2ビット生成部用メモリ				第8ビット生成部用メモリ	
アドレス	データ	アドレス	データ			アドレス	データ
S	pc	S,a	pc			S,a,b ₁ ,b	pc
0	pc ₂ (1,0)	0,0	pc ₂ (2,0)			0,0,...,0	pc ₂ (8,0)
1	pc ₂ (1,0)	0,1	pc ₂ (2,1)			0,0,...,1	pc ₂ (8,1)
		1,0	pc ₂ (2,0)	:	:
		1,1	pc ₂ (2,1)			:	:
						0,1,...,1	pc ₂ (8,127)
						1,0,...,0	pc ₂ (8,0)
						:	:
						:	:
						1,1,...,0	pc ₂ (8,126)
						1,1,...,1	pc ₂ (8,127)

整理番号 P 110032

提出日 平成 11 年 8 月 31 日

頁: 6 / 13

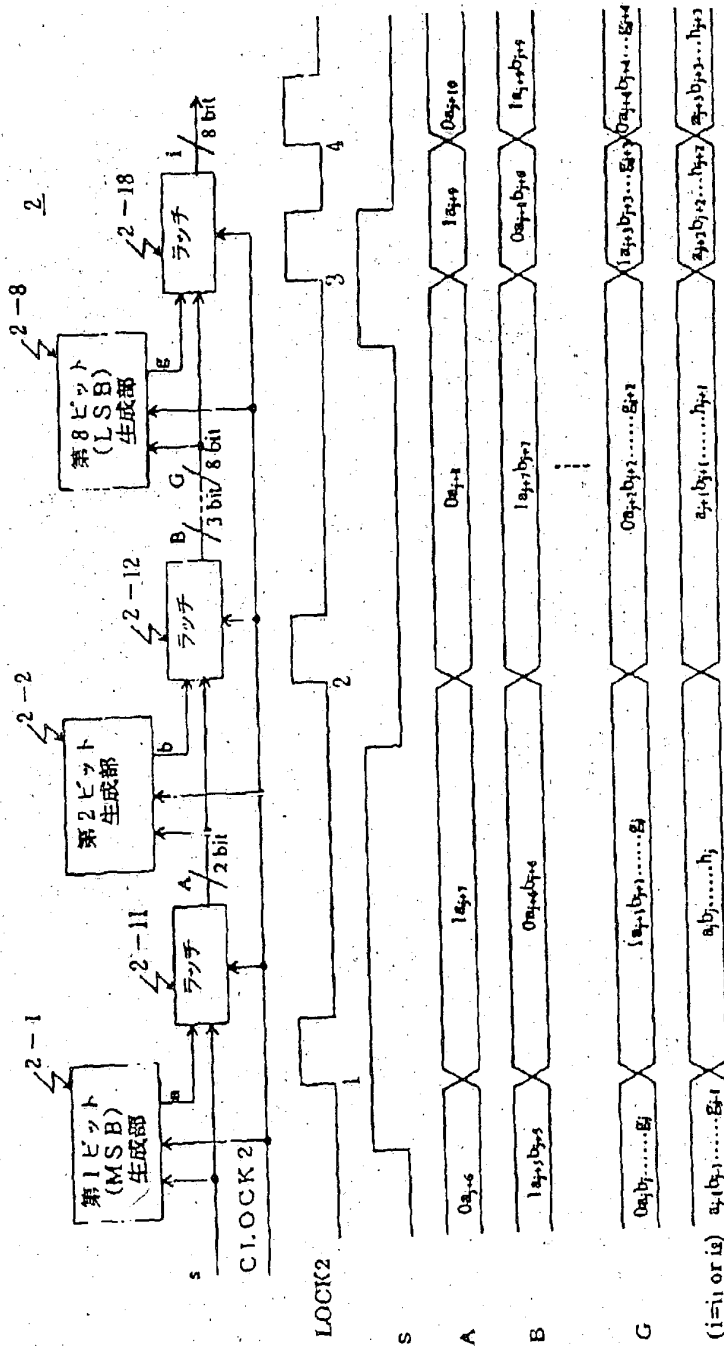
【図6】



整理番号=P110032

提出日 平成11年 8月31日
頁: 7/ 13

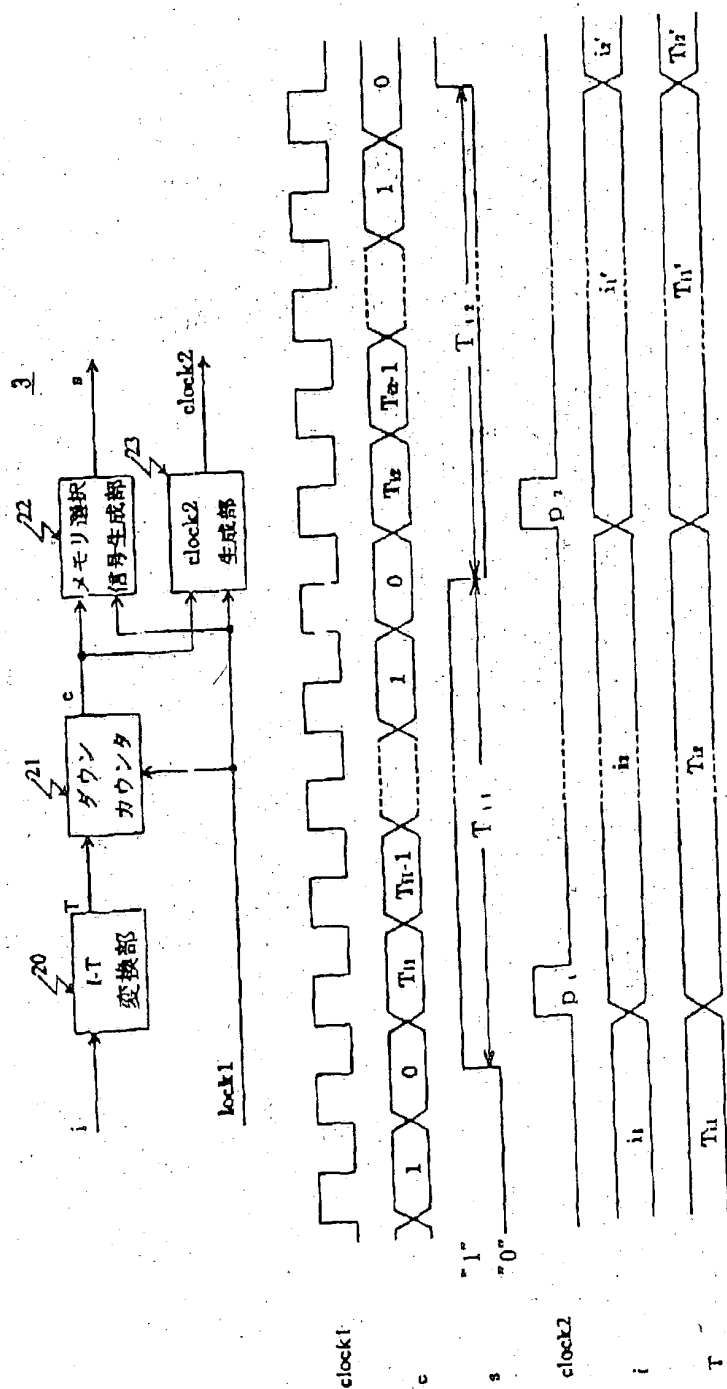
【図7】



提出日 平成11年 8月31日
頁: 8/ 13

整理番号=P110032

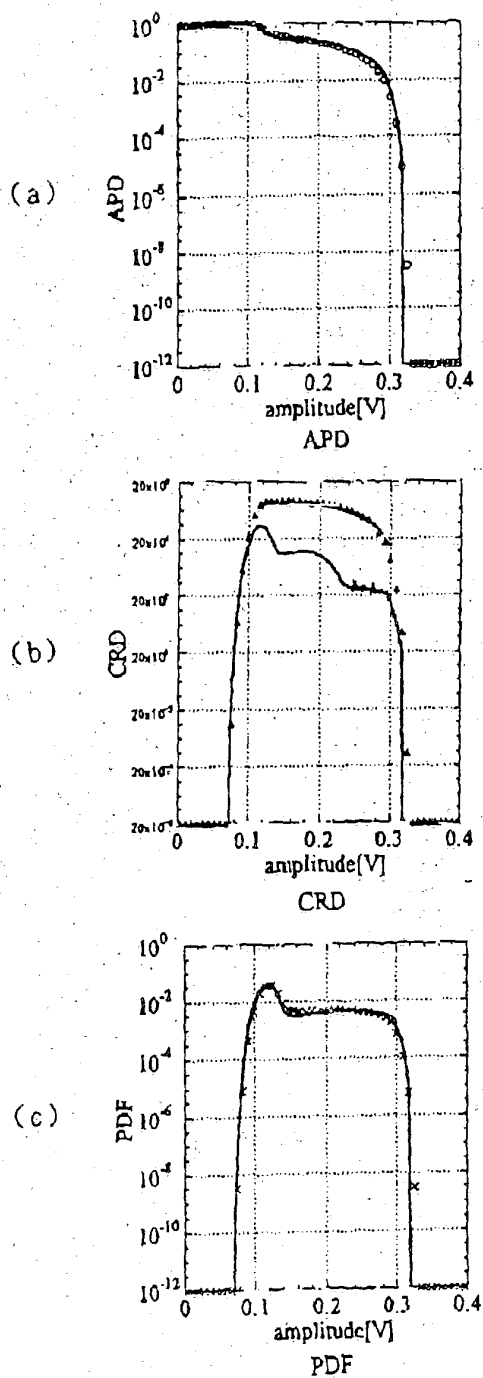
【図8】



整理番号=P110032

提出日 平成11年 8月31日
頁: 9/ 13

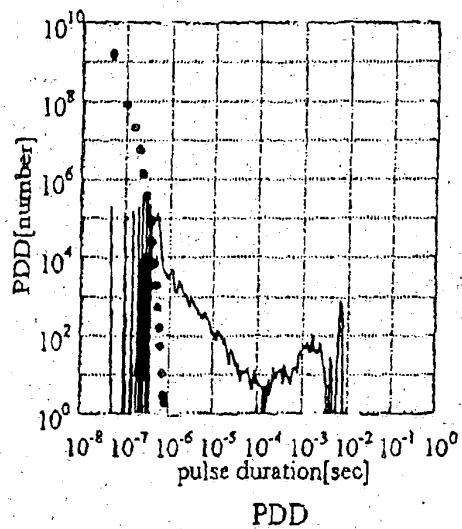
【図9】



整理番号= P110032

提出日 平成11年 8月31日
頁: 10/13

【図10】

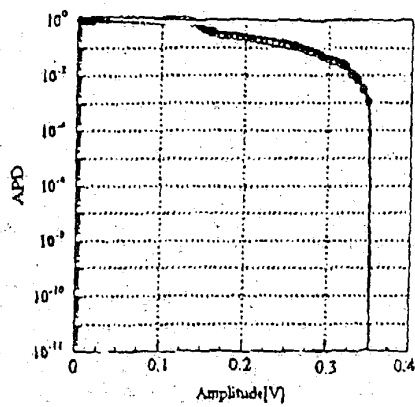


整理番号=P110032

提出日 平成11年 8月31日
頁: 11/ 13

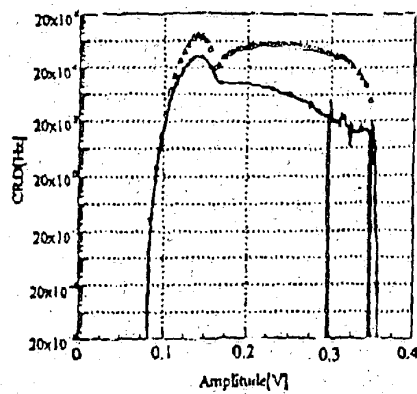
【図11】

(a)



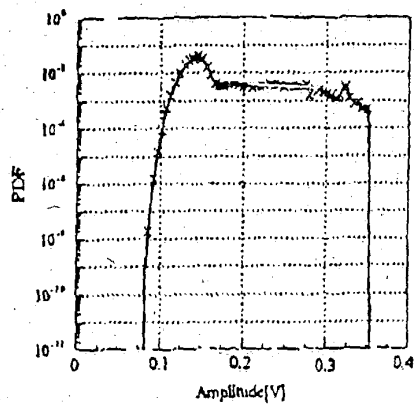
APD

(b)



CRD

(c)



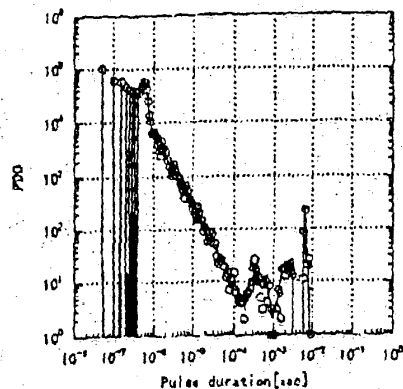
PDF

整理番号=P110032

提出日 平成11年 8月31日
頁: 12/ 13

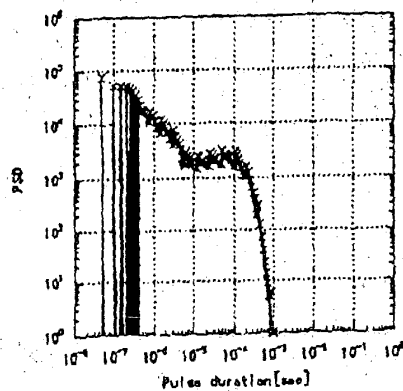
【図12】

(a)



PDD

(b)

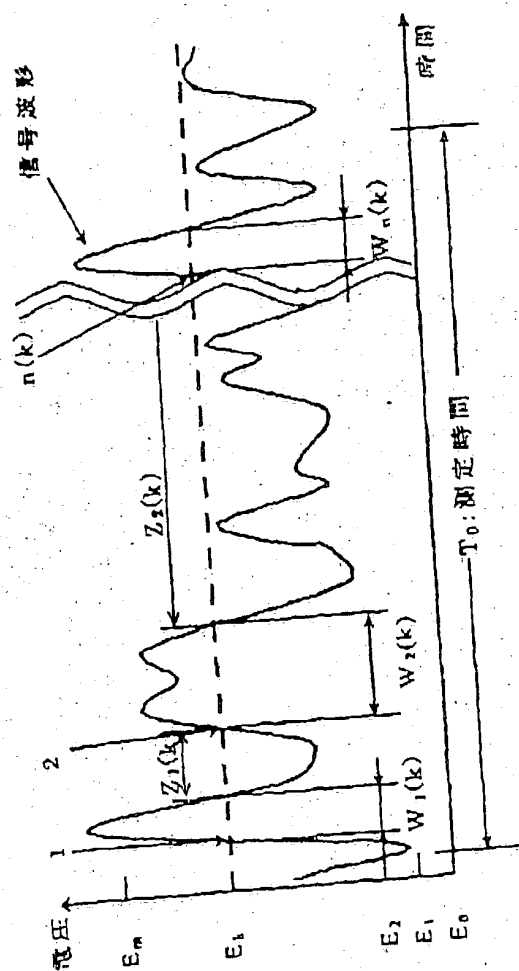


PSD

提出日 平成11年 8月31日
頁: 13/ 13

整理番号=P 1 1 0 0 3 2

【図 13】



整理番号=P110032

提出日 平成11年 8月31日

頁: 1/ 1

【書類名】要約書

【要約】

【課題】ノイズの振幅確率分布を指定することができ、同時に指定振幅レベルでのパルス幅分布とパルス間隔分布を指定することができる擬似雑音発生装置を提供する。

【解決手段】指定振幅確率分布を指定レベルで二つに分割して、分割された振幅確率分布にそれぞれ対応する乱数信号を生成する任意分布乱数生成部と、前記指定レベルでの指定パルス幅分布、指定パルス間隔分布に従う乱数信号を生成する任意分布乱数生成部と、前記分割された振幅確率分布に対応する乱数信号を前記指定レベルでの指定パルス幅分布、前記指定パルス間隔分布に従う信号で選択する制御部と、前記選択された信号をアナログ値に変換するD/Aコンバータとを備え、前記指定振幅確率分布と前記指定レベルでの前記指定パルス幅分布、前記指定パルス間隔分布に従う擬似雑音を生成するように構成されている。

【選択図】図1